## RECONFIGURABLE PARALLEL COMPUTER

Publication number: JP2000311156 (A)

Publication date: 2000-11-07

Inventor(s): ASAMI HIROYOSHI; NAKAJIMA KATSUTO; SATO HIROYUKI; MORI HAKURO
Applicant(s): MITSUBISHI ELECTRIC CORP

Classification:

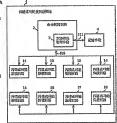
- international: H01L21/82; G06F15/177; H01L21/70; G06F15/16; (IPC1-7): G06F15/177;

H01L21/82

Application number: JP19990120413 19990427 Priority number(s): JP19990120413 19990427

Abstract of JP 2000311156 (A)
PROBLEM TO BE SOLVED: To effectively utilize

individual reconfigurable integrated circuits by automatically assigning prescribed processing to each reconfigurable integrated circuit. SOLUTION: A circuit configuration managing means 3 determines the artument of circuit. the asignment of prescribed processing to each of reconfigurable integrated circuits 11-18 on the basis of the data of configurations of the reconfigurable integrated circuits 11-18, a configuration setting table, which is stored in a storage means 4, describing the prescribed processing and the number of reconfigurable integrated circuits to be provided for executing the processing and circuit configuration data for performing the prescribed processing.; On the basis of the esigned result of the circuit configuration managing means 3, an instruction control means 2 writes the circuit configuration date into the reconfigurable integrated circuits 11-18 and executes the prescribed processing.



Data supplied from the esp@cenet database - Worldwide

# (19)日本國特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号 特開2000-311156 (P2000-311156A)

(43)公開日 平成12年11月7日(2000.11.7)

(51) Int.Cl.7	機別配号	F I	f-73-1°(参考)
G06F 15/177	678	C 0 6 F 15/177	678C 5B045
H 0 1 I. 21/82		H 0 1 L 21/82	C 5F064

#### 審査請求 未請求 請求項の数10 OL (全 14 頁)

(21) 出顧番号	特顯平11-120413	(71) 出順人	
			三菱電機株式会社
(22) 出願日	平成11年4月27日(1999.4.27)		東京都千代田区丸の内二丁目2番3号
		(72)発明者	浅見 廣愛
			東京都千代田区丸の内二丁目2番3号 三
			泰爾機株式会社内
		(72)発明者	
		(14)369143	1 7 1
			東京都千代田区丸の内二丁目2番3号 三
			菱電機株式会社内
		(74)代理人	100066474
			弁理士 田澤 博昭 (外1名)

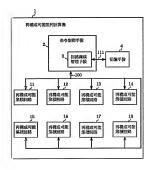
最終頁に続く

## (54) [発明の名称] 再構成可能並列計算機

#### (57)【要約】

【課題】 所定の処理の各再構成可能集積回路への割り 当てを自動的に行い、各再構成可能集積回路を有効に活 用する。

【解決手段】 回路構成管理手段3は、再構成可能集積 回路11~18の構成のデータ、記憶手段4に記憶され ている所定の処理と処理を実行する再構成可能集積回路 の実現数を記述した構成設定テーブル、所定の処理を行 うための回路構成データに基づき、所定の処理の再構成 可能集積回路11~18への割り当てを決定し、命令制 御手段2は、回路構成管理手段3の割り当て結果によ り、回路構成データを再構成可能集積回路11~18に 書き込み、所定の処理を実行させる。



【特許請求の範囲】

【請求項1】 内部の回路構成が書き換え可能な複数の 再構成可能集積回路で構成された再構成可能並列計算機 において

所定の処理とその処理を実行させる上記再構成可能集積 凹路の実現数を記述した構成設定テーブルと、この構成 設定テーブルに記述されている上記所定の処理を行うた めの回路構成データとを記憶している記憶手段と、

上記再構成可能集積回路の構成のデータを予め所有し、 上記記憶手段から、上記構成設定テーブル及び上記回路 構成データを抽出する命令制御手段と、

上記命令制御手段から、上記再構成可能集積回路の構成 のデータ、上記構成設定テーブル及び上記回路構成デー タを受け取り、上記所定の処理を上記再構成可能集積回 路に割り当てる回路構成管理手段とを備え、

上記命令制御手段が、上記回路構成管理手段の割り当て 結果に基づき、上記所定の処理を行うための回路構成デ ータを、上記再構成可能集積回路に書き込み、上記再構 成可能集積回路に上記所定の処理を実行させることを特 徴とする再構成可能並列計算機。

【請求項2】 再構成可能集積回路のいずれかに障害が 生じた場合に、命令制御手段が上記障害を検知し、

回路構成管理手段が、上記命令制御手段から、上記障害 を含んだ事構成可能集積回路の構成のデーク、構成設定 テーブル及び回路構成データを受け取り、上記障害が生 とた再構成可能集積回路を除いて、所定の処理を再構成 可能集積回路と新たた割り当て、

上記合や制御手段が、上記即路構成管理手段の新たな割り当て結果に基づき。上記即構成可能集積四路に書き込み、上 記即構成可能集積四路に上記所定の処理を実行させる。 記即構成可能集積四路に上記所定の処理を実行させる。 とを特徴とうる前來項1記配の時報の地談列計算機。 [請求項3] 国際構成管理手段が、再構成可能誘着回 路に論理的な番号を与えて、上記器号に基づき所定の処理 理を削り当てることを特徴とする請求項1記認の再構成

可能必用計算機。 「請求項4】 記憶手段が、第1の所定の処理、上記第 1の所定の処理を実行させる再構成可能無積回路の実現 数、版び第1の実行開始時間が記述された第1の構成設 定テーブルと、上記第1の所定の処理を行うための第1 の回路構成データと、第2の所定の処理、上記第2の所 定の処理を実行させる上記項構成可能集積回路の実現 数、及び第2の実行開始時間が記述された第2の構成数 定テーブルと、上記第2の所定の処理を行うための第2

の回路構成データとを記憶し、 命令制御手段が、上記記憶手段から、上記第1及び第2 の構成設定テーブルを抽出し、

上記第1の構成設定テーブルに記述されている第1の実 行開始時間に基づき、上記命令制御手段が上記記憶手段 から上記第1の回路構成データを抽出し、回路構成管理 手段が上記第1の所定の処理を上記再構成可能条構回路 に割り当てると共に、上距用構成可能条構回路の他用状 及を候补し、上距合金制師手段が、割り当てられた上記 再構成可能集構回路に上記第1の回路構成データを書き 込み、上記再構成可能集構回路に、上記第1の所定の処 理を繋行をせ、

本は多が12で、 上記第2の構成設定テーブルに記述されている第2の実 行開始時間に基づき、上記合等制算手段が上記記憶手段 から上記第2の関係機成データを抽出し、上記回路構成 管理手段が、保持している上記再構成可能集積四點の使 用状況を考慮して、上記命令制手段が、割り当 でもたた上記用版可能集積回路に上記第2の回路構成 データを書き込み、上記再構成可能集積回路に、上記第 2の所度の処理を実行させることを特徴とする額実項1 非認慮声構成的可能集積回路に、上記第 2の所度の処理を実行させることを特徴とする額実項1 非認慮声構成的可能集積回路に

【請求項5】 記憶手段分、第1の所述の処理及び上記 第1の所定の処理を実行させる再補成可能集積但路の実 類数の電速きなた第1の間底設定テープルと、上記等 の所定の処理を行うための第1の回路構成データと、第 2の所定の処理及び上記第2の研定の処理を折行さる 上記申補成可能条所回路の実現数が促进された第2の構 成設をデーブルと、上記第2の所定の処理を行うための 第2つ回服権位于少とを習性と

命令制御手段が、上記記憶手段から、上記第1及び第2 の構成設定テーブルを抽出し、

上記令令制御手限が上記記信手段から上記第1の国路構成データを抽出し、回路構成管理手段が上記第1の所立の処理を上記用限が可能集積回路へ割り当てると共に、上記再構成可能集積回路の使用状況を保持し、上記命令制御手段が、割り当てられた上記再構成可能集積匝路に上記第1の回路構成データを書き込み、上記再構成可能 基積回路に、上記第1の所述の処理を要行させ、

上記第1の所定の処理を実行している上記再構成可能体 補限認合のの処理を実行している上記申構成可能体 能記機手段から上記第2の回路構成データを輸出し、上 記回基構成管理手段が、保持している上の用構成可能域 関盟のを開放数を考慮して、上記第2の所定の処理を 上記和構成可能差積回路に割り当て、上記命令制御手段 が、割り当てられた上記再成或可能集積回路に上記第2 の回路構成データを書き込み、上記申構成可能疾制回路 に、上記第2の所定の処理を実行させることを特徴とす る請求 21 記述 20 所定の処理を実行させるとを特徴とす る請求 11 記述の評議で解と

【請求項6】 記値手段が、第1の所定の処理及び上記 第1の所定の処理を実行させる再構成可能集積回路の実 環境が電速された第1の構能認定テーブルと、上記第1 の所定の処理を行うための第1の回路構成データと、第 2の所定の処理及び上記第2の所定の処理を実行させる 上記再構成可能体構回路の実現数が電光た第2の構 成設をデーブルと、上記第2の所定の処理を行うための 第2の回路構成データとを記憶し、

命令制御手段が、上記記憶手段から、上記第1及び第2 の構成設定テーブルを抽出し、

上記舎舎制部手段が上記記録手段から上記第1の回路構成データを抽出し、回路構成管理手段が上記第1の所定処理を上記用構成可能集積回路に制り当て、上記命の制件手段が、割り当てられた上記再構成可能集積回路に上記路1の回路構成データを書き込み、上記和開成可能集積回路に、上記路1の同路構成データを書き込み、上記和構成可能

上記命令側軒長功十記記憶手段から上記第2の回路構 成データを抽出し、上記回路構成管理手段が、上記命令 側即手段から通知された上記再構成可能集積回路の使用 状況をを慮して、上記第2の所定の処理を上記再構成可 能集積回路に割り当て、上記命令制帥手段が、割り当て んれた上記再構成可能集積回路に上記第2の回路構成デ 一夕を書き込み、上記再構成可能集積回路に、上記第2 の所定の処理を実行させることを特徴とする請求項1記 歳の再核頭で能を割け無場。

【請求項7】 複数の再構成可能集積回路が相互接続されており、

記憶手段に記憶されている構成設定テーブルに、連続した複数の所定の処理の接続関係が記述され、

命令制御手段が上記再構成可能集積回路の上記相互接続 を含んだ構成のデータを予め所有し、

回路構成管理手段が、上記構成設定テーブルに記述され ている連続した複数の所定の処理の接続関係と、上記命 や制御手段分所有している上記戸構成可能検閲路の上 記相互接続を考慮して、上記連続した複数の所定の処理 を上記再構成可能採用路に割り当てることを特徴とす る請求項 1 所述の類面の対象が受けることを特徴とす る請求項 1 所述の類面の対象が対象が

【請求項8】 記憶手段が、連続した複数の所定の処理 の接続関係と、上記連続した複数の所定の処理間でデー タを渡す際の必要なビット幅が記述されている構成設定 テーブルを記憶し、

命令制御手段が再構成可能集積回路の相互接続のビット 幅を含んだ構成のデータを予め所有し、

回路構成管理手段が、上底積成設定テープルに記述されている連続した複数の所定の処理の接続関係及び上記途 総した複数の所定の処理間でデータを設す額の必要など ット優と、上記命令制御手段が所有している上置円構成 可能集積配部と上限円直接線のジャト幅を考慮した に割り当てることを特徴とする請求項「記載の再精成可能 に割り当てることを特徴とする請求項「記載の再精成可能 は参列性変異。

【請求項9】 記憶手段が、所定の処理とその処理を実 行させる再構成可能集構回路の複数の実現数を記述した 構成設定テーブルと、上記所定の処理を行うための論理 回路のデータと入出力回路のデータを記憶し、

回路構成管理手段が、上記複数の実現数に対応して、上 記所定の処理を複数の上記再構成可能集積回路に割り当 τ.

命令制御手段が、上配所定の処理が割り当てられた複数 の再構成可能集積回路に、上記論理回路と上記入出力回 路を書き込む際に、同一の処理に対しては、同一の論理 回路を書き込むことを特徴とする請求項8記載の再構成 可能が列計復襲。

【請求項10】 回路構成管理手段が、所定の処理を再 構成可能集積回路に割り当てる際に、相互接続のビット 幅が広い上記再構成可能集積回路に割り当てることを特 級とする請求項9記載の再構成可能並列計算機。 【発明の詳華な説明】

[0001]

[0002]

【発明の属する技術分野】この発明は、内部の回路構成が書き換え可能な複数の再構成可能集積回路で構成された再構成可能並列計算機に関するものである。

【柴来の技術】デジタル信号処理へ、面像処理及び総線 な数学的演算等の特定の用途においては、高速で演算性 影が必要とされている。このような場合、別用のマイク ロプロセッサでは演算性能が不十分である。また、カメ メムプロセッサ等の専用のルードウェアを用いば、十 分全演算性能が得られるが、アルゴリズムの柔軟な変更 等が下可能であり、設計サイクルが長く高価であるとい う欠意替っている。

【0003】SRAM(Static Random Access Memory)等を記憶素子とするFP GA (Field Programmable GateArray)等の再構成可能集積回路は、1チップ上にAND、OR等からなる組み合わせ回路や、フリップコップ等を実現できる論理プロックと、それた論理プロック間の接続をSRAM等の配態素子に保持させる配線プロックから構成されている。そのたり、配線プロックの記憶素子のデータを、回路構のデータとして外部から与えることにより、論理プロック間の接続をすることができ、内部の構成回路を動的に可度でも書き換えることができ、内部の構成回路を動的に可度でも書き換えることができ、内部の構成回路を動的に可度でも書き換えることができ、内部の構成回路を動的に可度でも書き換えることができ、

[0004] したがって、池用のマイクロブロセッサよりも高い液質性能が得られ、かつアルゴリズムを柔軟に変更することが可能であり、FPGA等の再構成可能繁積回路を複数用いて、目的の海算性能を得る方法が考えられている。このような複数の下PGAを用いた考えられている。このような複数の下PGAを用いたが表

[0005] 図13 は特装平4-502985号外標の「電気的に再構成可能なゲートアレイロジックを用いる 方法数が、これによって構成される装置」(以下、文館 1)に開示された健果の再構成可能並列計算機の構成を 示す図であり、限において、81は再構成可能並列計算 概であり、複数のロジックチップ91-94、 Xモリモ ジュール95、ユーザ設定をジュール96、及び上記ロ  $i_{y}/2+i_{y$ ザ設定モジュール96を、任意に相互接続させる相互接 続チップ97により構成されている。ホストコンピュー タ82は、ホストインタフェース83、構成システム8 4を介して、再構成可能並列計算機81のハードウェア 構成及びその動作を制御している。

【0006】文献1では、図13に示すように、相互に 接続されたN個のロジックチップ91~94等の再構成 可能集積回路からなる装置を構成し、再構成可能集積回 路に搭載すべき論理回路データをN個に分割し、これら のデータを対応する再構成可能なゲートアレイに割り当 てて書き込み、動作させる方法が開示されている。 【0007】また、特開平8-286908号公報の 「動的に再設定自在な処理ユニット、システム及び方 法」(以下、文献2)では、複数の再構成可能集積回路

からなる装置を構成し、処理を実行中に、プログラムか らの命令により、再構成可能集積回路に動的に書き込み を行う方法が開示されている。

[8000]

【発明が解決しようとする課題】従来の再構成可能並列 計算機は以上のように構成されているので、 デジタルロ ジック 同路網で表現される 1 つの処理や演算を、複数の 再構成可能集積回路に供給する上記文献1の技術では、 同一又は異なる複数の処理を同時に行う場合、これらの 処理を複数の再構成可能集積回路に供給するときは、各 処理ごとに指示を与えなければならず、自動的に割り当 てを決定することができないという課題があった。

【0009】また、回路構成データをN個に分割し、そ れらのデータを各再構成可能集積回路に割り当てる上記 文献1の技術では、回路構成データと再構成可能集積回 路間の接続機成によっては、必ずしもデータをN個に分 割し割り当てることができる訳ではないという課題があ

【0010】さらに、プログラムからの指定により、動 的に再構成可能集積回路の回路構成を変更する上記文献 2の技術では、複数の処理を実行中に、さらに異なる処 理を追加して実行する場合、使用していない再構成可能 集稽同路に処理を割り当てるためには、使用者による何 らかの指定が必要になり、再構成可能集積回路を効率良 く使うことができないという課題があった。

【0011】この発明は上記のような課題を解決するた めになされたもので、複数の再構成可能集積回路で構成 された装置において、同一又は異なる複数個の処理の再 機成可能集積同路への割り当てを自動的に行うと共に、 再構成可能集積回路間の接続構成や使用状況に応じて動 的に行い、各再構成可能集積回路を有効に活用する再構 成可能並列計策機を得ることを目的とする。

【0012】また、使用者が再構成可能集積回路への割 り当てを意識することなく装置の使用を可能にする再構 成可能並列計算機を得ることを目的とする。

#### [0013]

【課題を解決するための手段】この発明に係る再構成可 能並列計算機は、内部の回路構成が書き換え可能な複数 の再構成可能集積回路で構成されたものにおいて、所定 の処理とその処理を実行させる上記再構成可能集積回路 の実現数を記述した構成設定テーブルと、この構成設定 テーブルに記述されている上記所定の処理を行うための 回路構成データとを記憶している記憶手段と、上記再構 成可能集積回路の構成のデータを予め所有し、上記記憶 手段から、上記構成設定テーブル及び上記回路構成デー 夕を抽出する命令制御手段と、上記命令制御手段から、 上記再構成可能集積回路の構成のデータ、上記構成設定 テーブル及び上記回路構成データを受け取り、上記所定 の処理を上記再構成可能集積回路に割り当てる回路構成 管理手段とを備え、上記命令制御手段が、上記回路構成 管理手段の割り当て結果に基づき、上記所定の処理を行 うための回路構成データを、上記再構成可能集積回路に 書き込み、上記再構成可能集積回路に上記所定の処理を 実行させるものである。

【0014】この発明に係る再構成可能並列計算機は、 再構成可能集精回路のいずれかに随害が生じた場合に、 命令制御手段が上記障害を検知し、回路構成管理手段 が、上記命令制御手段から、上記障害を含んだ再構成可 能集積回路の構成のデータ、構成設定テーブル及び回路 構成データを受け取り、上記随害が生じた再構成可能集 積回路を除いて、所定の処理を再構成可能集積回路に新 たに割り当て、上記命令制御手段が、上記回路構成管理 手段の新たな割り当て結果に基づき、上記所定の処理を 行うための回路構成データを、上記再構成可能集積回路 に書き込み、上記再檔成可能集積回路に上記所定の処理 を実行させるものである。

【0015】この発明に係る再構成可能並列計算機は、 回路構成管理手段が、再構成可能集積回路に論理的な器 号を与えて、上記番号に基づき所定の処理を割り当てる ものである.

【0016】この発明に係る再構成可能並列計算機は、 記憶手段が、第1の所定の処理、上記第1の所定の処理 を実行させる再構成可能集積回路の実現数、及び第1の 実行開始時間が記述された第1の構成設定テーブルと、 上記第1の所定の処理を行うための第1の回路構成デー タと、第2の所定の処理、上記第2の所定の処理を実行 させる上記再構成可能集積回路の実現数、及び第2の実 行開始時間が記述された第2の構成設定テーブルと、上 記第2の所定の処理を行うための第2の回路構成データ とを記憶し、命令制御手段が、上記記憶手段から、上記 第1及び第2の構成設定テーブルを抽出し、上記第1の 構成設定テーブルに記述されている第1の実行開始時間 に基づき、上記命令制御手段が上記記憶手段から上記第 1の回路構成データを抽出し、回路構成管理手段が上記 第1の所定の処理を上記再構成可能集積回路に割り当て

ると共生、上記和就ず可能集積回路の使用状況を保持 し、上記命令制御手段が、割り当てられた上記和執す 能集積回路に上記第1の回路構成データを書き込み、上 記再積度可能集積回路に、上記第1の所定の規率を実行 させ、上記第2の根據設定デープルに記述されている 2の実行開始時間に基づき、上記命令制御手段が上記記 億手侵から上記第2の回路構成データを抽出し、上記回 路の使用状況を考慮して、上記第2の所能無精固 路の使用状況を考慮して、上記第2の所定地無精固 路の使用状況を考慮して、上記第2の所定が規率を上 可構改可能法解解に振引当 5 上記令・制即等上記 影相使第一年分を書き込み、上記申構成可能集積回路に、上記第2の所 路構成データを書き込み、上記申構成可能集積回路に、 上記章2の所の処理を実行させるのである。

【0017】この発明に係る再構成可能並列計算機は、 記憶手段が、第1の所定の処理及び上記第1の所定の処 理を実行させる再構成可能集積回路の実現数が記述され た第1の構成設定テーブルと、上記第1の所定の処理を 行うための第1の同路構成データと、第2の所定の処理 及び上記第2の所定の処理を実行させる上記再構成可能 集積回路の実現数が記述された第2の精成設定テーブル と 上記第2の所定の処理を行うための第2の回路構成 データとを記憶し、命令制御手段が、上記記憶手段か ら、上記第1及び第2の構成設定テーブルを抽出し、上 記命令制御手段が上記記憶手段から上記第1の回路構成 データを抽出し、回路構成管理手段が上記第1の所定の 処理を上記再構成可能集積回路に割り当てると共に、上 記再機成可能集務同路の使用状況を保持し、上記命令制 御手段が、割り当てられた上記再構成可能集積回路に上 記第1の回路構成データを書き込み、上記再構成可能集 積回路に、上記第1の所定の処理を実行させ、上記第1 の所定の処理を実行している上記再構成可能集積回路か らの処理情報に基づき、上記命令制御手段が上記記憶手 段から上記第2の回路構成データを抽出し、上記回路構 成管理手段が、保持している上記再構成可能集積回路の 使用状況を考慮して、上記第2の所定の処理を上記再構 成可能集積回路に割り当て、上記命令制御手段が、割り 当てられた上記再構成可能集積回路に上記第2の回路構 成データを書き込み、上記再構成可能集務回路に、上記 第2の所定の処理を実行させるものである。

【0018】この発明に係る再構成可能差列計構裁は 記憶手形が、第10所定の処理及び上記第10所定の処理 理を実行させる有構成可能係有間的必実現数が記された第10相成設定チーブルと、上記第10所定の処理を 行うための第10回路構成データと、第20所定の処理を 行うための第10回路構成データと、第20所定の処理を 集積回路の実現数が起述された第20相成設定テーブル と、上監第20所定の処理を実行させる上記相相裁可能 は、上監第20定の処理を実行させる上記相構裁可能 データとを記憶し、命令制御手段が、上記記憶手段か ら、上記第1及び第20構成影定テーブルを抽出し、 に、 記憶等10分第20構成影定テーブルを抽出し、 に、 記念令制御手段が、上記記憶手段か ら、上記第1及び第20構成影定テーブルを抽出し、 に、 記令令制御手段が、上記記を同談。 デークを抽出し、回路構成管理手段が上起第1の所定の 妙理皇上記再構成可能集積回路に割り当て、上記60 御手段が、割り当てられた上記再構成可能集積回路に上 記第1の回路精成デークを書き込み、上記再構成可能集 精回路に、上記記憶手段から上記第2の回路構成デーク を抽出し、上記即解構成管理手段が、上記命令前脚手段 応入通過された上記再構成可能集積開め使用状況を考 虚して、上記第2の所定の理算を上記戸構成可能流積回 器に割り当て、上記命令前押手段が、割り当てられた上 記再係成可能集積回路度上記記 記年報報の理解を指しま記述。

【0019】この発明に係る再構成可能並列計算機は、 複数の再構成可能集積回路が相互接続されており、記憶 程段に記憶されている構成設定・ブルに、連続した複 数の所定の処理の接続関係が記述され、命令制制手段が 上記再構成可能体質回路の上記相互接続を含んだ構成の データを予め所有し、回路構成管理手段が、上記構成設 定デーブルに記述されている連続した複数の所定の処理 機能関係し、上記令合制制手段が所もしていると の機能関係と、上記令合制制手段が所もしているとした 機の所定の処理 構成可能集積回路の上記相互接続を考慮して、上記連続 した複数の所定の処理を上記再構成可能集積回路に割り 当ても6のである。

【0020】この発明に係る再構成可能性分割拡震は、 記憶年限が、連続した複数の所定の処理の接機関係と、 上記述線した複数の所定の処理のでデータを被ぎ隙の必要をどっり、幅が電光が再接ので能な問題のイナーブルを記憶 、全命制等上外再構成可能表情回路の相互接続のどっト幅を含んだ構成のデータを予め所すし、回路構成管 、日本を観め所たの処理の接続関係及び上記述就した状态連続 した破壊の所定の処理間でデータを設す際の必要をどりト幅と、 上記令命制等手段が再せていると批明核の可能を の所定の処理間でデータを設す際の必要をどりト幅と、 上記令命制等手段が再せていると批明核の可能を 複数の所定の処理を上記事構成可能を 複数の所定の処理を上記事構成可能系制の当て を被数の所定の処理を上記事構成可能系制の当て をものである。

【0021】この學明に係る再構成可能達別計畫機は、 記憶年税が、所定の処理とその処理を実行させる再構成 可能集構回路の抽製の実現象を記述した構成設をデーブ ルと、上記所定の処理を行うための論理回路のデータと 入出力回路のデータを記憶し、回路構成管理手段が、上 記模線の実現数と対応して、上記所定の処理を複像の上 記再構成可能集積回路に割り当て、命令制制手段が、上 記形定の処理が同当てられた複数の再構成可能域 扇形定の処理を関り当てられた複数の再構成可能を 扇に、上記論理回路と上記入出力回路を書き込む際に、 同一の処理に対しては、同一の論理回路を書き込む的である。

【0022】この発明に係る再構成可能並列計算機は、 回路構成管理手段が、所定の処理を再構成可能集積回路 に割り当てる際に、相互接続のビット幅が広い上記再構 成可能集積回路に割り当てるものである。

【0023】 【発明の実施の形態】以下、この発明の実施の一形態を 説明する。

実施の形態1. 図1はこの売明の実施の形態1による再 構成可能速沖計学機の構成を示す図である。図1におい て、1は評構成可能差沖計学機、11~18は構築 (の場合は8つ)の再構成可能無積回路 (FPGA)、2 は再構成可能集積回路 1~18に制勢命令とデータを 与支齢性を制御する命令制御手段であり、100は、再 構成可能無積回路 1~18と命令制御手段2との間 、データ形態、回路情報返送をも適遇動性を行うが、

ス信号線である。
【0024】また、図1において、4は、所定の処理と
その処理を実行させる再建成可能性語回路の数(実現

その処理を実行させる再構成可能無積回路の数(実現数)を配述した構成設定テーブルと、この構成設定テーブルと、この構成設定テーブルとを記述されている所定の処理を行うための回路構成データとを記憶している記憶手段である。因2は構成設定テーブル51を示す図であり、所定の処理とその処理を実行させる再構で可能集新回路の数(実現数)が記述されている。また、記憶手段4に記憶されている回路構成データは、ある再構成可能無新回路の内部の構理ブロック間における競技統データを再構成可能無新原回路 11~18に書き込むことにより、その再構成可能集新原回路 11~18に書き込むことにより、その再構成可能集新原回路 11~18に書き込むことにより、その再構成可能集新原回路 11~18に書き込むことにより、その再構成可能集新回路 11~18に書き込むことにより、その再構成可能集新回路 11~18に、所定の処理を全定する所述の回路が実現すれる。

【0025】さんに、図1において、3は、配修手段 に配管されている情報起発データ と、命令制御手段 2 が予め所有している再構成可能無限 四路 11~18の構成のデータを受け取り、所定の処理の開議の可能無可能 11~18 への避りな削りを決定する回路構成管理手段である。111は、記憶手段 4に記憶されている情報を、命令制御手段 2 に受け抜す信号様である。

[0026]次に動作について説明する。まず、この再 構成可能途列計等機1の立ち上げ時に、命令制帥干段2 は、記憶手段4から、図2に示す構成設定デーブル51 を抽出する。次に、命令制仰手段2は、記憶手段4か ら、構成設定デーブル51に記述されている各々の所定 の知明を行うための回路構成データを抽出する。

【0027】その後、回路構成管理手段3代、合今制御手段2から、記憶手段4. 均加出した構成設定テープル 51と回路構成データ、及び命令制制手段2が予め所有 している再構成可能集積回路11~18の構成回路17 88へ列削引ごを決定する。合制制手段2は、回路 構成管理手段3が決定した割り当て結果に基づき、各々 の所定の処理を行うたかの回路構成データを、各再構成 可能能新回路11~18 本書とが 【0028】各項構成可能無質回路11~18への回路 構成データの書き込みが行われた後は、回路構成管理手 限3の割削当で無限に基づき。命令制御手段2は、所定 の処理が割り当てられた再構成可能集積回路11~18 に対して、適切とデータと動作タロックを供給し、各再 構成可能集積回路11~18に所定の処理を実行させ る。

【0029】このように、回路構成管理手段3が、再構成可能能積回路11~18の構成を考度し、所定の処理を建切と再構成可能集積回路11~18に割り当て。 合制脚手段2が、所定の処理を行うための回路構成データを、再構成可能機積回路11~18を書き込むことにより、万定の処理を実行する再構成可能並列計算機を自動的に実現する。

[0030]上記の例は、再構成可能差別計算費」の立ち上げ時の例であるが、また、再構成可能差別計算機引 を立ち上げた後に、実現する回路を変更し、別の所定の 処理を行わせる場合に、別の構成設定テープルと回路構 成データを用意し、再構成可能並列制推構自の立ち 助にデータを用意し、再構成可能並列制推構自の立ち 助定の処理を行うととにより、各再構成可能集死回路 11~13 に対し、別の所定の処理の割り当てと、別の 耐定の処理を行うための回路構成データの書き込みを再 度行う。これにより、立ち上げ後も、各再構成可能無額 回路 11~18~の回路構成データの書き込みを行うことができる。

【0031】また、立ち上げ時又は立ち上げ後に、再構 成可能集積回路11~18のいずれかに障害が生じた場 合には、命令制御手段2が、この障害を検知し、再度、 上記の手順で、所定の処理の割り当てと回路構成データ の書を込みを行えば良い、これにより、再成のに 回路11~18の陪替等により、構成に突更が生じた場 合であっても、影響を受けることなく、回路構成データ の再積の可能集積回路11~18への書き込みを行うこ とができる。

【10032】例えば、図2に示す構成設定テーブル51 の場合は、所定の処理の12を同の再構成可能集制回路で実現し、所定の処理の22を国の可構成可能集制回路で実現する例であり、この条件を満たす限り、回路構成 管理手段3は自由に削り当てを決定する。削り当ての手 法の一例として、回路構成管理を別は、再構成であ 積回路11~18に論理的な番号を与えて、番号の小さ い順に所定の処理を削り当てるという手法が考えられ る、この手法では、図2に示す構成設定テーブルと、

を、図1に不す再構成可能並列計算級1の構成で実現する場合は、再構成可能集積回路11~15に、所定の処理61が割り当てられ、再積成可能集積回路16,17に、所定の処理62が割り当てられ、それぞれ対応する回路構成データが書き込まれる。

【0033】また、例えば、再構成可能集積回路14に 障害が発生した場合には、回路構成管理手段3は、再構 成可能集積回路14を除いて、再構成可能集積回路11 ~13,15,16に、所定の処理61を割り当て、再 構成可能集積回路17,18に、所定の処理62を割り 当て、命令制御手段2は、それぞれ対応する回路構成デ 一夕を書き込む。

【0034】以上のように、この実施の形態1によれ は、国際構成管理手段3が、同一又は異なる複数額の所 定の処理を、自動炉に再構成で開業機関路へ割り当て、 各再構成で能維積回路11-18に、それぞれ所定の処理を行うための服構成データを書き込むことにかり、 使用者が再構成可能維積回路への割り当てを意識することなく、再構成可能準利削が緩を使用することができる という効果が得られる。

[0035]また、再構成可能途列計等機 1 を立ち上げた徐に、実現する回路を変更し、別の所定の処理を行わせる場合や、再構成可能集積回路 11~18 に降雪が発生した場合にも、同様の割り当てと書き込みを行うことにより、各再構成可能等抗回路 11~18 を 本効に活用することができるという効果とが係られる。

[0036] 実施の形態2、この発明の実施の形態2は、再構成可能並列計算機1の使用申に、回路構成データを追加して乗現きせるものである。図3、図4は、所定の処理とそれらの処理を実現させる実現数を記述した構成設定デーブル52、53には、構成設定デーブルの実行を開始する実行開始時間が記述されている。この実行開始時間が記述されている。この実行開始時間が記述されている。この実行開始も、割り当て、書き込み、所定の処理の実行を行るのとする。

【0037】この実施の形態2における再構成可能並列 計算膜1の構成は、実施の形態1の図1に示す構成と同 とであり、記律を見なには、構成設定テープルラ5 3と、構成設定テープルに記述されている所定の処理6 3~65を行うための回路構成データが記憶されている。

【0038】次に動作について説明する。まず、この再 構成可能と列計環境1の立ち上げ時に、命令前側手段を は、記憶手段4から、構成設定デーブル52、50 まで用途時間が0であるため、中間0とおいて、命令 単年段2は、記憶手段4から、図3に示す構成設定デー ブル52に記述されている別定の処理い53、64を行う ための回路構成データを抽出し、実施の死態1と同様の 手順により、所定の処理の削り当てと回路構成データの 書を込みが行われ、各所定の処理が方面と、そし て、命令前側手段2が書き込みを行う際に、回路構成 理手段3は、各項視の可能率積回路11~18の使用状 別を保持する。

【0039】次に、構成設定テーブル53に記述されている実行開始時間が100であるため、時間100において、命令制御手段2は、記憶手段4から、図4に示す

構成設定テーブル53に記述されている所定の処理65 を行うための回路構成データを抽出する。その後、回路 機成管理手段3は、命令制御手段2から、構成設定テー ブル53、所定の処理65を行うための回路構成データ を受け取り、保持している各再構成可能集積回路11~ 18の使用状況を考慮し、使用していない再構成可能集 積回路11~18に、所定の処理65を割り当てる。命 令制御手段2は、回路構成管理手段3の割り当て結果に 基づき、割り当てが行われた再構成可能集積回路11~ 18にのみ、対応する回路構成データを書き込む。書き 込みが行われた後は、各々の所定の処理が実行される。 【0040】また、各構成設定テーブル52,53の実 行開始は、時間を指定するのではなく、ある条件によ り、各構成設定テーブルの実行開始が行われるように指 定しても良い。例えば、上記の例において、構成設定テ ーブル52の構成を実現し、所定の処理63,64を実 行したとする。この場合、所定の処理63が終了した時 に、命令制御手段2が、その情報を受け取り、構成設定 テーブル53を記憶手段4から抽出し、構成設定テーブ ル53に記述されている内容を実現するようにしても良 い。また、例えば、いずれかの再構成可能集積回路11 ~18からの処理終了の信号を、命令制御手段2が受け 取ることを条件として、構成設定テーブルの実行開始が 行われるように指定しても良い。

【0041】また、特定の時間や条件ではなく、再構成 可能集積回路11~18の使用状況に応じて、各構成数 定デーブル52、53の実件を開始するようにしても良い。因らは構成設定デーブル54を示す図であり、上部 切4に不す構成設定デーブル59の代わけ、図5に示す構成設定デーブル54と、図3に示す構成設定デーブル54と、図3に示す構成設定デーブル 52を記憶手段4に配憶しておき、指成設定デーブル 52の後に、構成設定デーブル54を実行する。

【0042】この場合、時間ので所定の処理63が3個、所定の処理64が2個。再構成可能集積回路11~ 制能割割当ため共実行される、次に、構成数定デーブル54に記述されている実行開始が1であるため、時間1で、構成数定デーブル54が実行され、所定の処理6655個、再構成可能集積回路11~18に割り当てかれる。しかし、この時点で所定の処理637464が終了していない場合には、未使用の再構成可能集積回路11~18は3個にかないため、所定の処理66を割り当てることができない。

【0043】この場合には、回路構成管理手段3によ り、構成設定テープル540次年が中断される。その 後、所定の処理63又は所定の処理64が終了すると、 命令制御手段2から回路構設管理手段3に、再構造可能 無種回路11-18の使用状況に即さる情報が整めれ る。この時点で、回路構成管理手段3で保持している再 構成可能能積回路11-18の使用状況に見て、未使 構成可能能積距離17-18の使用状況に見て、未使 用の再構成可能集積回路11-18の使用状況に見て、未使 ため、回路構成管理手段3により、構成設定テーブル5 4の実行が再開され、割り当てが行われる。

【0044】これにより、再構成可能集積回路11~1 8の使用状況等に対応した回路構成デクラの再構成可能 無預回路11~18への書き込みを行い、有効平耳構成 可能集積回路11~18を使うことができ、また、使用 者は割り付ける再構成可能集積回路11~18を意識す ることなく、再構成可能・列計算機を使用することがで きる。

【0045] 比上のように、この実施の形態之によれば、再補成可能並列計算機の使用中に、回路構成管理 段3が、所定の時間や条件により、また、再構成可能集 積回路 11~18の使用状況に応じて、所定の処理を適 切な再補成可能集積回路 11~18に割り当て、命令制 毎年段之が回路構成データを書き込むことにより、所定 の処理を自動的に再構成可能集積回路 11~18に割り 当てることができると非成を削を引して18に割り 当であたことができると非に、使用者は、割り付 ける再補成可能集積回路 11~18を悪識することな く、再補成可能差列計算機を使用することができるいう 効果が絡われる。

【0046】実施の形態3.図6はこの発明の実施の形態3による再構成可能並到計算機の構成を示す図であ 息 図に示するた。特定の有機の可能が開放できた機関部 1~ 18間が鏡続されており、複数の回路構成データを組み 合わせることで1つの漢質回路が構成されている。図6 において、再構成で能差別計算機1は、実施の形の 図1と同様の複数の再構成可能集積回路11~18と、 命令制申手段2と、回路構成管理手段3と、配給手段4 と、信号線10、111を有かる。また、図6にない て、再構成可能集積回路11~18相互間では、信号線 101~110を介して、データ転送を含む通信制件を 行う。

【0047】図7は一連の所定の処理とそれらの処理を実現させる実現を記述した構成設定デーブル55を示すで図であり、配料手段4には、この構成設定デーブル55と構成設定デーブル55に記述されている所定の処理67.68、69.70、71を行うための回路構成データが可能されている。

[0048] 次に動作について説明する。まず、この再 補成可能途別計算機1の立ち上げ時に、命令朝押手段2 は、記憶手段4から、図7に示す構成設定アーブル55 を抽出する。次に、命令制料手段2は、記憶手段4から、 構成設定アーブル55に記述されている各々の所定 の処理を行うための回路構成データを抽出する。その 後、図路構成管理手段3は、命令制料手段2から、構成 設定デーブル55と、図路構成データと、命令制料手段 2が予め所有している再構成可能集積回路11-18の 構成のデータとを相互開か競換の情報を受け取り、それ のか精板に基づき、条新官の外型の組織の間能差積回路 11~18への割り当てを決定する。その後の処理は、 実施の形態1の場合と同じである。

[0049] 例えば、図7の場合は、命令制御手段2からのデータを所定の処理67に入力して実行した後、その出力を所定の処理68と防定の処理69に歳して実行し、所法の処理68と69の出力を、所定の処理70に歳して実行し、出力結果を命令制御手段2とに蒙すという造成した処理を、1セットの用構成可能無積回路で実現し、所定の処理71を3個の再構成可能無積回路で実現する例である。

【0050】所定の処理67~70の接続関係の制約条件と、所定の処理67~70の遮続た常板を1セット 割当てる制勢条件と、所定の処理71を3個割り当てるという制約条件の下で、回路構成管理年段3は、所定 の処理67~71を行うための各回路構成デ理年段3は、所定 の処理67~71を行うための各回路構成デ理を段3は、所定 の処理67~71を行うための各回路構成デ理を段3は、所定 の処理67~71を行うための各回路構成デ理を見3は、所定 の処理67~71を行うための担67を、再構成可能集構 第13と14と17に所定の処理68を、再構成可能集構 積回路15に所定の処理68を、再構成可能集積 積回路15に所定の処理69を、再構成可能集積 積回路15に所定の処理71を、再構成可能集積 18に対定の処理を割り当てない。というように所定 の処理を分配することにより、上記の制勢条件を消たし た割り当てを方ととができる。

【0051】このような条件に基づき、回路構成データ を再構象可能無期限31つ18に割り当る各体無力 数字的には「条件付き最大能小問題」として定式化され る。このような問題の際法については、従来から多くの 手法が爆発されており、この発明の削り当て工程では、いずれの手法を用いても扱い、これにより、対機の回路 構成データを組み合わせることで、1つの演算回路が実 現される場合は、再構成可能無積回路11~18間の接 続き参慮して、選切な再構成可能集積回路11~18に 回路構成データを書き込むことができる。

【0052】以上のように、この実施の形態3によれば、複数の国路構成データを組み合わせることで、1つ の演算回路が実現される場合に、回路構成管理手段3が、再構成可能集積回路11~18間の接続を考慮し、 所定の処理の削り当てを決定し、命令制御手段2が、適切を再構成可能集新回路11~18に、回路構成データを書き込むことにより、各項構成可能集積回路11~18を有効に活用することができるという効果が得られ

【0053】実施の形態4、図8はこの予明の実施の形 塩4による再構成可能並列計算機の情成を示す図であ り、図に示すように、特定の再構成可能集積回路11~1 8における信号線の外部への接続構成が、各再開板可能 栽積回路11~18により現なっている。図8におい て、再構成可能差列計算機1は、実施の形態3の図6と 同様に、複数の再構成可能集積回路 11~18と、命令 制御手段2と、国路構成管理手段3と、記憶手段4とを 有する。再構成可能集積回路11~18は、命令制度 段2と信号線200を介して、データ転送、回路情報転 送を含む通虚動件を行う。また、再構成可能集積回路1 1~18相互間では、信号線201~210を介して、 デーク転送、回路情報転送をむ過電動件を行う。

【0054】また、信号線201~203、205、2 06、209は、8本のデータ入出力用ビンで、信号線 204、207、208、210は、16本のデータ入 出力用ビンで備成されているものとする。このために、 信号線201~203、205、206、209は8ビ ット幅の信号線で、信号線204、207、208、2 10は16ビット幅の信号線と考えられる。

【0055】図9は一連の所定の処理とそれらの処理を

【0057】これにより、再構成可能集積回路11~1 8における信号線の外部への接続構成が、各再構成可能 集積回路1~18により異なる場合に、信号線のデー 夕幅を考慮して、遠切な再構成可能集積回路に回路構成 データを書き込むことができる。

情報に基づき、各所定の処理の再構成可能集積回路11

~18への割り当てを決定する。その後の処理は、実施

の形態1の場合と同じである。

【0058】例えば、図9の場合は、所定の拠理72~ 75を順次実行実行するという連続した処理を2個、再 構成可能維備回路で実現する例である。また、所定の処 理72から73、所定の処理73から74にデータを被 すたからは、16セント幅の6号線が必要で、所定の処理 24か675とデータを変すためには、8ビット幅の 信号線が必要となる。また、所定の処理72は、命令制 毎年報2からデータを受け取り、所定の処理72は、命令制 毎年報2からデータを受け取り、所定の処理73は、 会令制帥・段2に処理結果のデータを出力しなければなら ない

【0059】一例として、再構成可能集積回路11と1 4に所定の処理72を、再構成可能集積回路15と18 に所定の処理73を、再構成可能集積回路16と17に 所定の処理73を、再構成可能集積阻路12と13に所 定の処理73を制り当てるというように、所定の処理を 分配することにより、上辺の制約条件を流たした割り当 でを行うことができる。このようなデータ個や外部との 入出力に関する制約条件が流かれた場合であっても、 所定の処理を、再構成可能集積回路11~18に割り当 でる手接は、集中が振り

【0060】以上のように、この実施の形態 4 によれば、再稿成可能無精回路 11~18間のデータ幅や外部との入出力に関わる制約条件が高加された場合であった。回路構成管理手段 3が、再構成可能無積回路 11~18間の規模とデータ幅を考慮して、所定の処理の割り 5 でを決定し、命令制卸手段 5 地内で乗積成所 3 地内で乗積成所 12~18 に、回路構成データを書き込むことにより、各項構成可能無積回路 11~18 を書効に活用することができるしいう 3 単分析 10~18 を 音効に活用することができるしいう 3 単分析 10~18 を 音効に活用することができるしい 3 単分析 10~18 を 10~18 単分析 1

【0061】実験の形態5、この実態の形態における再 構成可能と列情度41の情能は、実施の形態な40図8と 同じてある。図10は所定の処理とそれらの処理を実現 させる複数の実現数を記述した構成設定テーブル57を まず1回である。配修手段4には、構成設定テーブル57 と、構成設定テーブル57に記述されている所定の処理 76、77を行うための節値回解データと、ビット幅に むじた人出力回路データが配修されている。

【0062】図11は、所定の処理76、77を行うための論理回路データと、ビット幅に応じた入出力回路データと、ビット幅に応じた入出力回路データの側線を示す機式図である。図10に示す構成設定テーブル57の実現数27をあため。図11において、再構成可能集積回路11、14には、所定の処理76を行うための論理回路21、24が実現され、再構成可能集積回路15、18には、所定の処理77を行う市地の論理回路25、28が実現されている。また、再構成可能集積回路11、15、14、18には、16ビット框用、出力回路(入出力回路)31、35、34、38が実現されている。

【0063】すなわち、所定の処理76を再構成可能集 積回路11に割り当て、所定の処理77を再構成可能 蒸積回路15に割り当てる場合は、命令制御手段2は、 所定の処理76を行うための論理回路21と16ビット 個用入出力回路31を合成して、再構成可能集積回路1 1に書き込み、所定の処理77を行うための論理回路2 5と16ビット個別人出力回路35を合成して、再構成 可能能発問路51と書かれた。

[0064] 同様に、所定の処理76を再構成可能総裁 回路14に割り当てて、所定の処理77年再構成可能総裁 種国路86に割り当てる場合は、命令制手長及2は、 理回路24と16ビット個用入出力回路34を合成し て、再構成可能無税回路14に当き込み、地理回路24 上16ビット個用入出力回路38を合成して、再構成可 能集積回路18に書き込む。

【0065】図10の構成設定テーブル57に示すよう に、所定の処理76と77のデータの交換には、32ビ ット幅の信号線が必要とされるため、再構成可能集積回 路11と15の間で、16ビット幅のデータの交換を2 回行うと共に、再構成可能集積回路14と18の間で、 16ビット幅のデータの交換を2回行う。この場合、所 定の処理76に対応する論理回路21,24は、所定の 処理77に対応する論理同路25、28と、それぞれ1 6ビット幅用入出力回路31,35と、16ビット幅用 入出力回路34,38を介して、データの交換を行う。 【0066】上記の場合には、所定の処理76に対応す る論理回路21、24は共通の論理回路であり、所定の 処理77に対応する論理回路25,28も共通の論理回 路であるため、再構成可能集積回路11.15.14. 18に、論理回路21,25,24,28と、16ビッ ト幅用入出力回路31,35,34,38とを分けて書 き込むことにより、論理回路21,24を別々に作成す る必要がなく、論理回路25,28も別々に作成する必

要がない。 (0067] 図12は、所定の処理76,77を行うた めの動理回路データと、ピット幅に応じた入出力回路デ ータの原原を示す別の模式団である。図12において、 再機立可能表開始12,13には、所定の処理76に 対応する動理回路22,23が実現され、再構成可能集 積回路16,17には、所定の処理77を行うための論 理回路26,27が実現されている。また、再構成 集務回路12,16,13,17には、8ピット幅用入 出力回路(入出力回路)32,36,33,37が実現 されている。

【0068】所定の処理76と77のデータの交換に は、3.2ビット幅の信号線が必要とされるため、再構成 可能集積回路12と16,及び再構成可能集積回路13 と17の間で、それぞれ8ビット幅のデータの交換を4 回ずつ行う。この場合、所定の処理76を行うための論 理回路22,23は、所定の処理77を行うための論理 回路26,27と、それぞれ8ビット幅用入出力回路3 2.36.33.37を介して、データの交換を行う。 【0069】上記の場合には、所定の処理76を行うた めの論理回路22,23は共通の論理回路であり、所定 の処理77を行うための論理回路26,27も共通の論 理回路であるため、再構成可能集積回路12,16,1 3,17に、論理回路22,26,23,27と、8ビ ット幅用入出力回路32,36,33,37とを分けて 書き込むことにより、論理回路22、23を別々に作成 する必要がなく、論理回路26,27も別々に作成する 必要がない。

【0070】また、所定の処理76と77でデータの交換を行う場合に、16ビット幅信号線の方が、8ビット幅信号線よりも1度に多くのデータを交換できるので有

利である。 国路構成管理手段3は、このような信号線の ビット編の情報に遊がいて、 国路構成データを、より有 水を削減の重体機関2路1~18に削り当てても良 い、上部の何では、例えば、図12よりも図11に示す ように削り当てた方が、所定の処理が高速化できる。こ のようにして、再構成可能無機回路11~18間のデー 夕英線形力のより大きいものに所定の処理を削り当てる ことにより、所定の理量を削り当てる ことにより、原の必理を高速化できる。

【0071】以上のように、この実施の形態与によれ 、 再補軟可能条構図路11~18に、 論理即座と入出 力関路とを分けて書き込むことにより、共通の論理回路 を別々に作成する必要がないという効果が得られる。 【0072】また、この実施の形態ではよれば、 国路構 成管理手段3が、 再構成可能は精団路11~18の信号 線のビット傷の情等は基づいて、 国際構成データを、ビ ット傷の広い相関処可能法解団路11~18に割り当て ることにより、 所定の処理を高速化できるという効果が 得られる。

[0073]

【発明の効果】以上のように、この発明によれば、所定 の処理とその処理を実行させる再構成可能集積回路の実 現数を記述した構成設定テーブルと、この構成設定テー ブルに記述されている所定の処理を行うための同路構成 データとを記憶している記憶手段と、再構成可能集積回 路の構成のデータを予め所有し、記憶手段から、構成設 定テーブル及び回路構成データを抽出する命令制御手段 と、命令制御手段から、再構成可能集務回路の構成のデ ータ、構成設定テーブル及び回路構成データを受け取 り、所定の処理を再構成可能集積回路に割り当てる回路 構成管理手段とを備え、命令制御手段が、回路構成管理 手段の割り当て結果に基づき、所定の処理を行うための 同路構成データを、再構成可能集積同路に書き込み、再 構成可能集積回路に上記所定の処理を実行させることに より、所定の処理の再構成可能集積回路への割り当てを 自動的に行い、使用者が再構成可能集積回路への割り当 てを意識することなく、再構成可能並列計算機を使用す ることができるという効果がある。

[0074] この発明によれば、再構成可能集積阻路の がすかたに開きや出て場合に、命令制御手段が急 接知し、回路構成管理手段が、命令制御手段から、除害 を含んだ用構成可能集積回路の構成のデータ、構成設定 デーブル及び回路機械表データを受け扱り、除審予総定に 再構成可能集積回路を除いて、所定の処理を再構成可能 素積回路に新たに割り当て、命令制御手段・回路構成 管理手段の新たた割り当ては暴に基づき、所定の処理を 行うための回路構成データを、再構成可能集積回路に書 き込み、再構成可能集積回路に上野が定め処理を受け せることにより、再構成可能集積回路に跨等が発生した 場合にも、各甲構成可能集積回路と神等が発生した 場合にも、各甲構成可能集積回路と神がに活用すること ができるという効果がある。 【0075】この発明によれば、回路構成管理手段が、 再構成可能無積回路に論理的な番号を与えて、番号に基 づき所定の処理を再構成可能無積回路に割り当てることができると いう効果がある。

【0076】この発明によれば、命令制御手段が、記憶 手段から、第1及び第2の構成設定テーブルを抽出し、 第1の構成設定テーブルに記述されている第1の実行開 始時間に基づき 命令制御手段が記憶手段から第1の同 路構成データを抽出し、回路構成管理手段が第1の所定 の処理を再構成可能集積回路に割り当てると共に、再構 成可能集積回路の使用状況を保持し、命令制御手段が、 割り当てられた上記再構成可能集積回路に第1の回路構 成データを書き込み、再構成可能集積回路に、第1の所 定の処理を実行させ、第2の構成設定テーブルに記述さ れている第2の実行開始時間に基づき、命令制御手段が 記憶手段から第2の回路構成データを抽出し、回路構成 管理手段が、保持している再構成可能集積同路の使用状 況を考慮して、第2の所定の処理を再構成可能集積回路 に割り当て、命令制御手段が、割り当てられた再構成可 能集積回路に第2の回路構成データを書き込み、再構成 可能集積回路に、第2の所定の処理を実行させることに より、再構成可能並列計算機の使用中に、第2の所定の 処理を再構成可能集積回路に自動的に割り当てることが でき、各再構成可能集積回路を有効に活用することがで きると共に、使用者は、割り付ける再構成可能集積回路 を意識することなく、再構成可能並列計算機を使用する ことができるという効果がある。

【0077】この発明によれば、命令制御手段が、記憶 手段から、第1及び第2の構成設定テーブルを抽出し、 命令制御手段が記憶手段から第1の回路構成データを抽 出し、回路構成管理手段が第1の所定の処理を再構成可 能集精回路に割り当てると共に、再構成可能集精回路の 使用状況を保持し、命令制御手段が、割り当てられた再 構成可能集積回路に第1の回路構成データを書き込み、 再構成可能集積回路に、第1の所定の処理を実行させ、 第1の所定の処理を実行している再構成可能集積回路か らの処理情報に基づき、命令制御手段が記憶手段から第 2の回路構成データを抽出し、回路構成管理手段が、保 持している再構成可能集積回路の使用状況を考慮して、 第2の所定の処理を再構成可能集積回路に割り当て、命 会制御手段が、割り当てられた再構成可能集積回路に第 2の回路構成データを書き込み、再構成可能集積回路 に、第2の所定の処理を実行させることにより、再構成 可能並列計算機の使用中に、第2の所定の処理を再構成 可能集積回路に自動的に割り当てることができ、各再構 成可能集積回路を有効に活用することができると共に、 使用者は、割り付ける再構成可能集積回路を意識するこ となく、再構成可能並列計算機を使用することができる という効果がある。

【0078】この発明によれば、命令制御手段が、記憶 手段から、第1及び第2の構成設定テーブルを抽出し、 命令制御手段が記憶手段から第1の回路構成データを抽 出し、回路構成管理手段が第1の所定の処理を再構成可 能集積回路に割り当て、命令制御手段が、割り当てられ た再構成可能集積回路に第1の回路構成データを書き込 み、再構成可能集積回路に、第1の所定の処理を実行さ せ、命令制御手段が記憶手段から第2の回路構成データ を抽出し、 同路機成管理手段が、 命令制御手段から通知 された再構成可能集積回路の使用状況を考慮して、第2 の所定の処理を再構成可能集積回路に割り当て、命令制 御手段が、割り当てられた再構成可能集積回路に第2の 回路構成データを書き込み、再構成可能集積回路に、第 2の所定の処理を実行させることにより、再構成可能並 列計算機の使用中に、第2の所定の処理を再構成可能集 積回路に自動的に割り当てることができ、各再構成可能 集積回路を有効に活用することができると共に、使用者 は、割り付ける再構成可能集務同路を意識することな く、再構成可能並列計算機を使用することができるとい う効果がある。

【0079】この専列によれば、複数の再構成可能無積 回路が相互接続されており、記憶手段に記憶されている 構成設定デーブルに、速続した複数の所定の契廻の接続 関係が記され、命令制御手段が再構成で能集積匝路の 相互接続を含んだ構成のデータを予め所有し、回路構成 管理手段が、構成設定テーブルに記述されている連続し た複数の所定の契廻の接続関係と、命令制御手段が所有 といる事構成可能無関配別を加互接続を考慮とないる事故の 記述とれている事構成可能無関配別を加工接続を考慮といる事構成可能 就した複数の所定の処理を再構成可能無積回路を有効に活用す ることができるという効果がある

【0080】この発明によれば、記憶手段が、遠続した 複数の所定の処理の接続関係と、遠端した複数の所定の 処理間でデータを含す部の必要などり・構造が起た ソ型間でデータを含す部の必要などり・構造が高されて いる構成設定テーブルを記憶し、命令制勢手段が再構成 可能集新回路の相互接続のビット編を含んだ構成のデー タを予めが高し、回路構成学理手段が、相成設定ラー が表する。 係及び連絡した複数の所定の処理間でデータを設す際は 可能集構回路の相互接続のビット編を含成で割り当てる とならが、再規度可能集和回路のデータ陽や分配 とならが、再規度可能集和回路のデータ陽や分配 の入出力に関する制約条件が追加された場合であって も、各再構成可能集積回路を有効に活用することができ るという効果が得られる。

【0081】この発明によれば、記憶手段が、所定の処理とその処理を実行させる再構成可能集積回路の複数の実現数を記述した構成設定テーブルと、所定の処理を行うための論理回路のデータと入出力回路のデータを記憶

- し、回路構成管理手段が、複数の実現数に対応して、所 定の処理を複数の上記再報度可能集積回路に割り当て、 命令制制手段が、所定の処理が割り当てられた複数の再 構成可能無積回路に、論理回路と入出力回路を書き込む 際に、同一の処理に対しては、同一の始望回路を書き込 む共通の論理回路を別々に作成する必要がないという効 果がある。
- 【0082】この発明によれば、回路構成管理手段が、 所定の処理を再構成可能集積回路に割り当てる際に、相 互接続のビット幅が広い項積成可能集積回路に割り当て ることにより、所定の処理を高速化できるという効果が ある。

#### 【図面の簡単な説明】

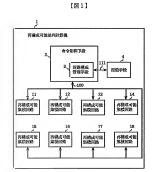
- 【図1】 この発明の実施の形態1による再構成可能並 列計算機の構成を示す図である。
- 【図2】 この発明の実施の形態1による所定の処理と その処理を実行させる再構成集積回路の実現数を記述し た構成設定テーブルを示す図である。
- [図3] この発明の実施の形態2による所定の処理と その処理を実行させる再構成集積回路の実現数を記述し た構成設定テーブルを示す図である。
- 【図4】 この発明の実施の形態2による所定の処理と その処理を実行させる再構成集積回路の実現数を記述し た構成設定テーブルを示す図である。
- 【図5】 この発明の実施の形態2による所定の処理と その処理を実行させる再構成集積回路の実現数を記述し た構成設定テーブルを示す図である。
- 【図6】 この発明の実施の形態3による再構成可能並

列計算機の構成を示す図である。

- 【図7】 この発明の実施の形態3による所定の処理と その処理を実行させる再構成集積回路の実現数を記述し た構成設定テーブルを示す図である。
- 【図8】 この発明の実施の形態4による再構成可能並 列計算機の構成を示す図である。
- 【図9】 この発明の実施の形態4による所定の処理と その処理を実行させる再構成集積回路の実現数を記述し た構成設定テーブルを示す図である。
- 【図10】 この発明の実施の形態5による所定の処理 とその処理を実行させる再構成集積回路の実現数を記述 した構成設定テーブルを示す図である。 【図11】 この発明の実施の形態5による論理回路デ
- 【図11】 この発明の実施の形態5による論理回路データとビット幅に応じた入出力回路データの関係を示す 模式図である。
- 【図12】 この発明の実施の形態5による論理回路データとビット幅に応じた入出力回路データの関係を示す 模式図である。
- 【図13】 従来の再構成可能並列計算機の構成を示す 図である。

#### 【符号の説明】 1 再構成可能並列計算機、2 命令制御手段、3 回 路構成管理手段 4記憶手段、11~18 再構成可能

集積回路、51~57 構成設定テーブル、21~28 論理回路、31,34,35,38 16ビット幅用 入出力回路(入出力回路)、32,33,36,37 8ビット値用入出力回路(入出力回路)。



【図2】	【図3】

構成設定テーブル51	
処理	実現数
処理61	5
処理62	2
20:202	-

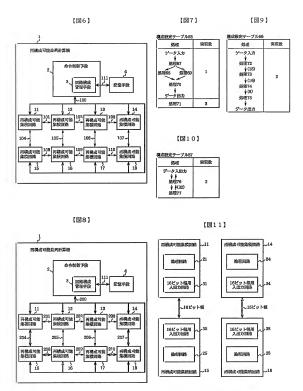
成設定テープル52  徒行関始時間=0		
処理	実現数	
処理63	3	
処理64	2	

#### 【図4】

【図5】

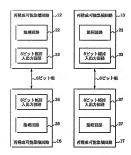
表行開始時間=100	
処理	実现数
処理65	3

構成設定テーブル64 実行開始時間=1	
処理	実現数
処理66	ь



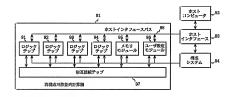
31.34.35.38:16ピット幅用入出力回路(入出力回路)

【図12】



32,33,36,37:8ピット福用入出力回路 (入出力回路)

【図13】



フロントページの続き

(72)発明者 佐藤 裕幸 東京都千代田区もの内二丁日 2

東京都千代田区丸の内二丁目2番3号 三 菱電機株式会社内 (72)発明者 森 伯郎

東京都千代田区丸の内二丁目2番3号 三 菱電機株式会社内

Fターム(参考) 5B045 GG02 GG11 JJ46 5F064 AA08 BB13 HH12